**O que se deve saber ao escolher entre a linguagem Verilog HDL e VHDL**

Aquele que utiliza a linguagem HDL ou VHDL pela primeira vez deve saber que a principal razão para a utilização de qualquer nível de linguagem HDL deve ser um ganho geral de produtividade , embora em alguns casos este ganho não possa ser notável ou mesmo interessante. Ao escolher deve se entender que a escolha irá afetar o tempo de perfomance para executar o processo.

Em uma busca por uma otimização da utilização do processo o indicado é necessário analizar se a opção por uma linguagem HDL é a melhor escolha. Para utilização da linguagem de forma eficiente deve ser constatado se o projeto é consistente com os pontos positivos de uma linguagem HDL(Fácil aprendizagem, Usabilidade futura, Design de lógica know-how).

No desenvolvimento de modelos sintétizáveis, a construção o desenvolvimento do software HDL vem crescendo significativamente por sua simplicidade, sem a necessidade de limitar a sua utilização. Já a linguagem VHDL limita drasticamente os benefícios da programação em alto nível, gerando em alguns casos perdas significativas. Isto é, a utilização da linguagem VHDL como uma verdadeira linguagem de design diminui significativamente

Fábio Fiuza

Arquitetura de computadores

Matrícula: 406087